

# 高解析度 單週期 數位時間轉換器 應用於陽離子電腦斷層掃描

## A High-Resolution and One-Cycle Conversion Time-to-Digital Converter Architecture for PET Image Applications

指導教授：盛鐸

學生：陳奕廷、林宗威、李俊寬

輔仁大學 電機工程學系 大學部專題生

### 摘要

• 現今陽離子電腦斷層掃描(PET)在癌症診斷中扮演了很重要的角色。PET是一種非侵入性的診斷方法，可以測量正電子發射放射性同位素標記在體內的分佈。在診斷之初，患者需要注射正電子放射性元素。在正電子注入體內後，正電子和電子彼此接觸時，產生兩個相對的511-keV的Gamma Ray。如果兩個Gamma Ray之間的Time of flight不同，可以產生PET的完整的斷層數據。為了測量時間差，兩個Gamma Ray探測器被放置在觀測點的相對側上，如圖一所示。

• 圖二顯示Gamma Ray探測器探測兩個相對的Gamma Ray，當碰到兩個探測器，然後Analog Front-end 電路會產生Event Signal。如果Gamma Ray Event Ray高於閾值，Analog Front-end產生Event Signal。隨後時間數位轉換器(TDC)接收到Event Signal後，Event Signal的時間間隔將被轉換成數位碼。

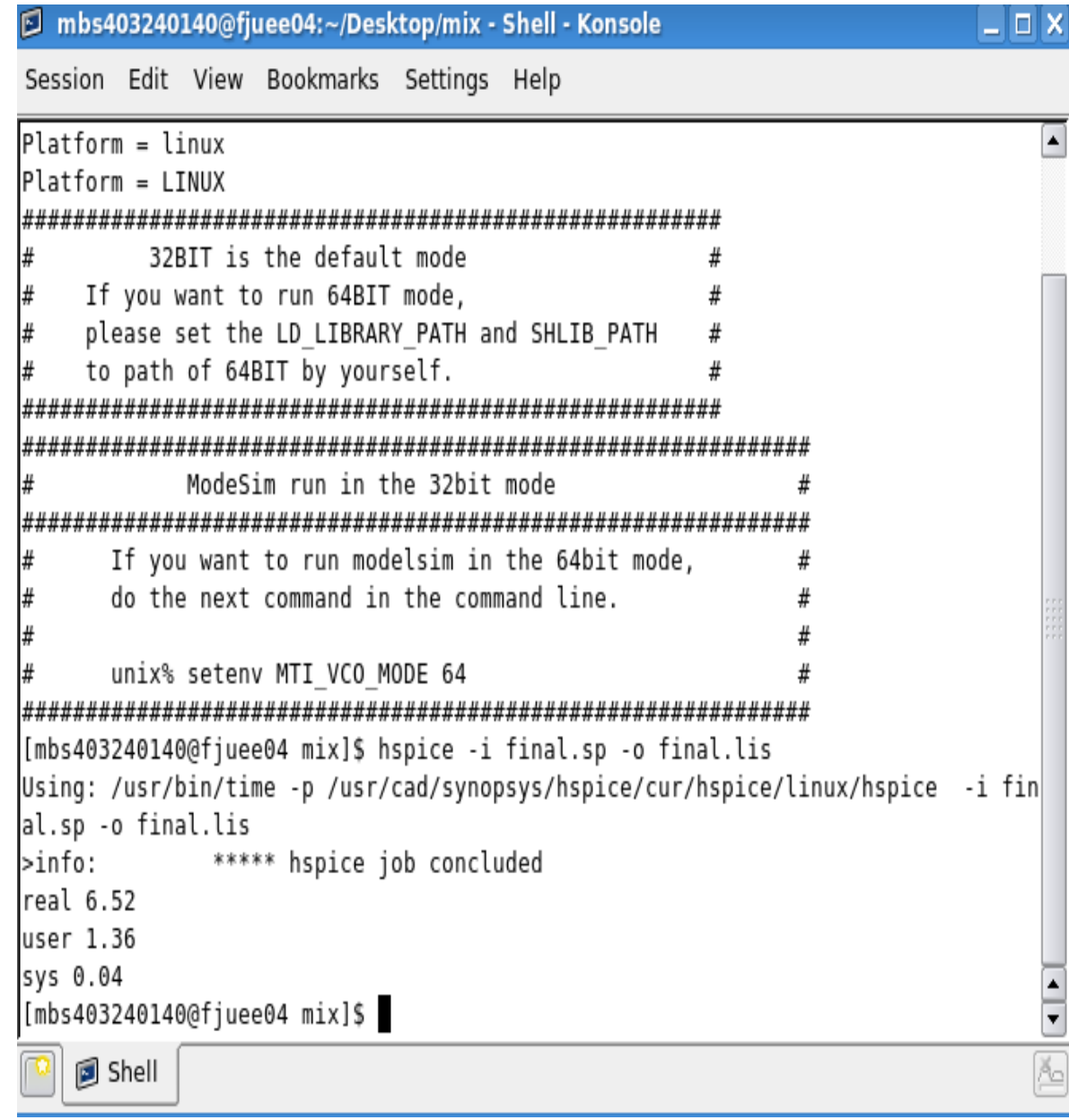
```
"PET
.protech
lib "c:\c018.L" tt
.unprotech
-- Netlist
--- Cell Extracted Netlist ---
--- Include 'dff.sp'
--- Include 'inv.sp'
--- Include 'dd.sp'
--- Include 'nand.sp'
--- Include 'buffer.sp'

.global vdd gnd
vdd vdd and 1.8v
--ccg

VRESET VRESET gnd pwl (0n 1.8v 0.5n 1.8v 0.6n 0v) *RESET
VSTOP VSTOP gnd pwl (0n 0v 4n 0v 4.1n 1.8v) *STOP
VSTART VSTART gnd pulse(0v 1.8v 0.01n 0.05n 0.05n 0.5n 1.1n) *start

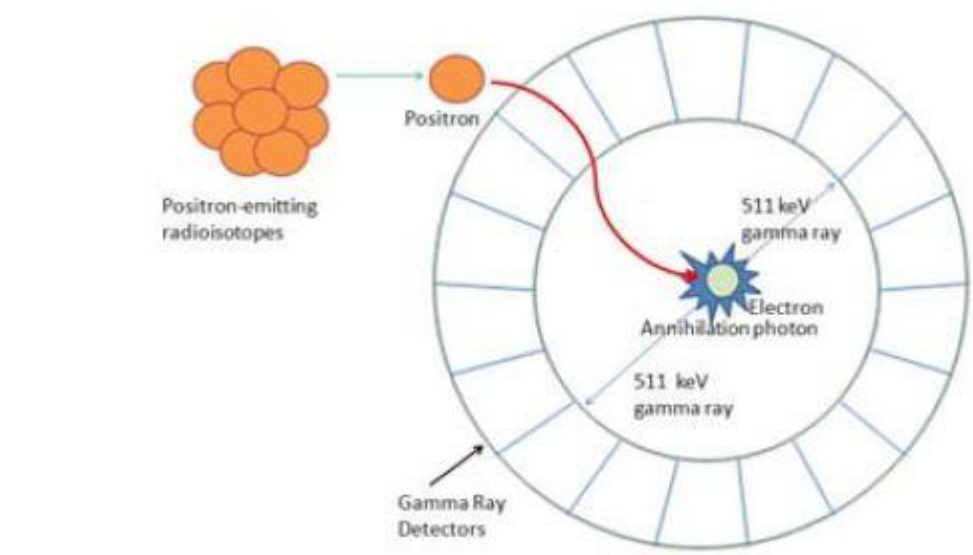
-----ccg-----
xDC0 VSTART Count_CLK out50 nand
xDC1 out50 out51 buffer
xDC2 out51 out52 buffer
xDC3 out52 out53 buffer
xDC4 out53 out54 buffer
xDC5 out54 out55 buffer
xDC6 out55 Count_CLK buffer

-----flash-----
xbuffer3 Count_CLK D0 buffer
xflash1 D0 VSTOP Fine_Out0 flash
xbuffer2 D0 D1 buffer
xflash2 D1 VSTOP Fine_Out1 flash
xbuffer3 D1 D2 buffer
xflash3 D2 VSTOP Fine_Out2 flash
xbuffer4 D2 D3 buffer
```

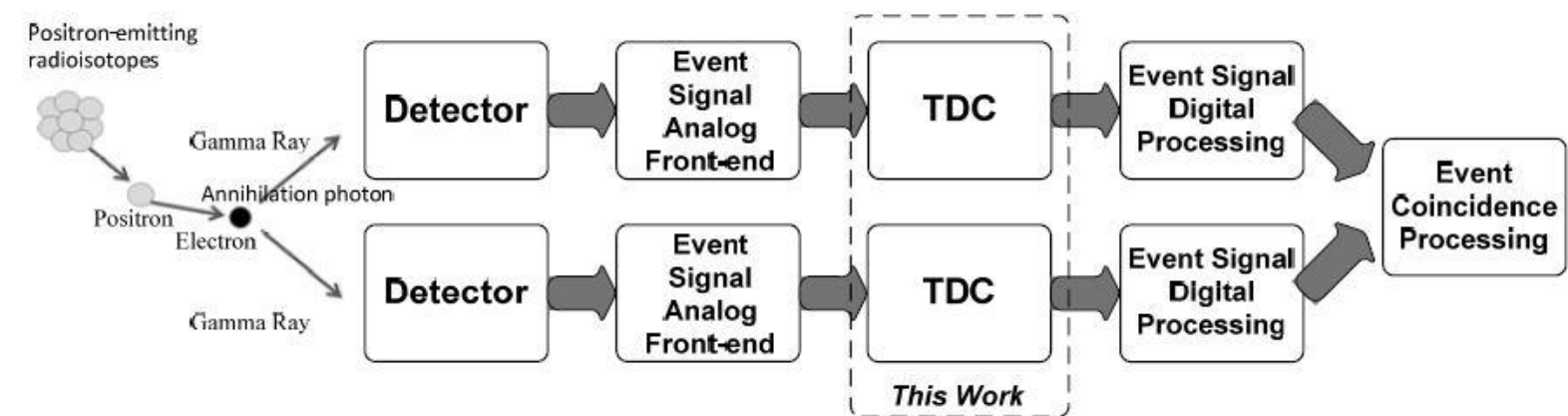


圖七、Hspice

圖八、進行電路模擬



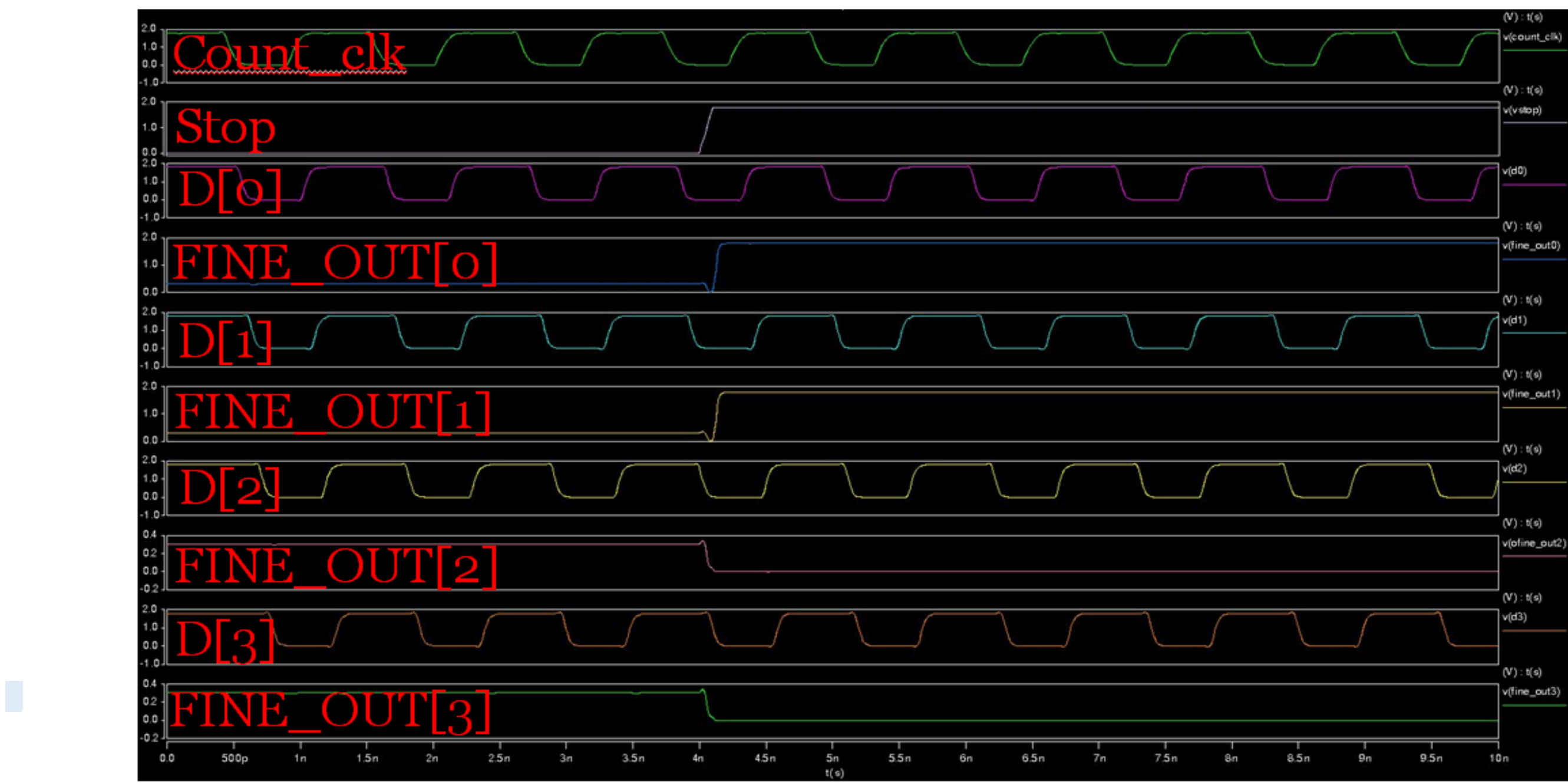
圖一、偵測兩個Gamma Ray的時間差



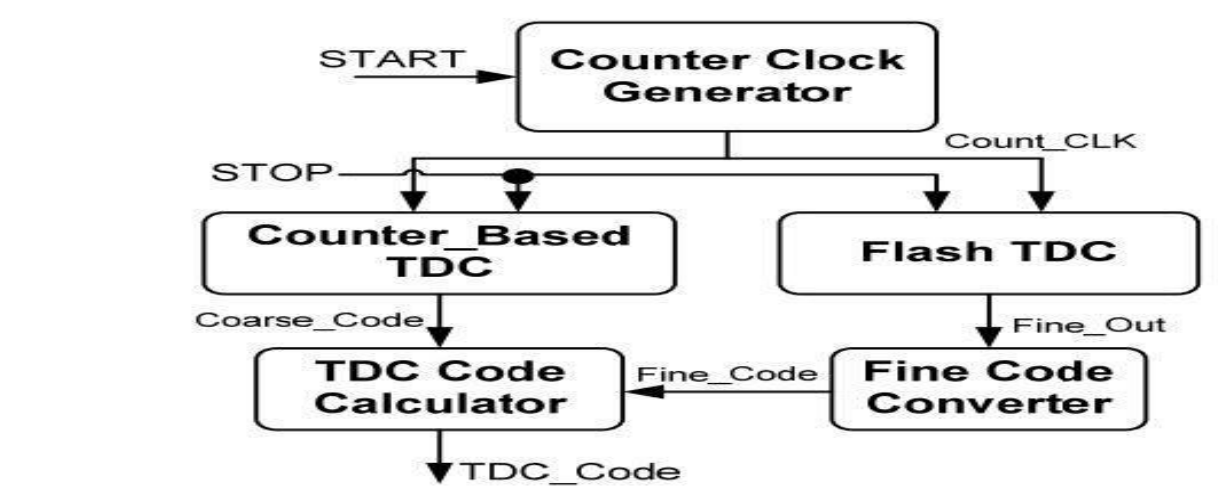
圖二、PET scanner

### 電路架構

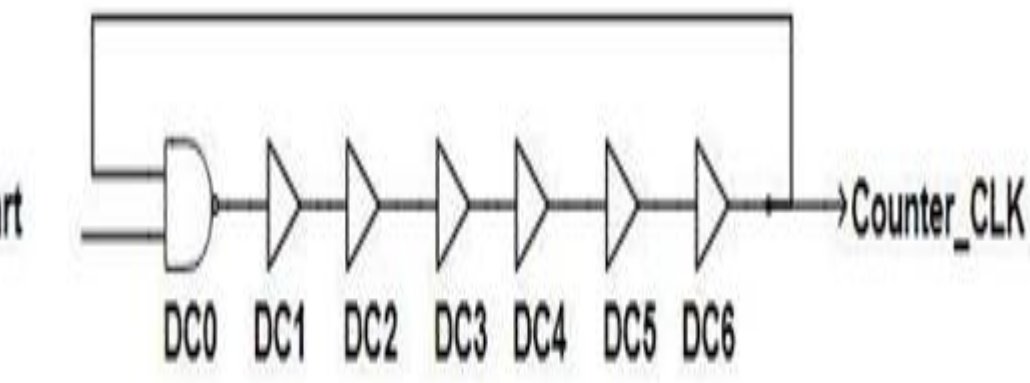
本專題的電路架構利用串接TDC電路構造，包含了大刻度和小刻度的量測階段。先由Counter Clock Generator產生count\_clk並成為Flash TDC的輸入和Counter\_Based TDC的時脈。在大單位量測階段裡我們使用四個Flip-Flop計算再由後面串聯的四個Flip-Flop來儲存數據，Flip-Flop中增加reset的功能來避免一開始無法預測的值，b[0]-b[3]為每個狀態的輸出，並用外部stop clk擷取資料。小單位量測階段利用count\_clk當第一個buffer的輸入，而buffer輸出當相對應D型Flip-Flop的輸入，也用相同的stop clk擷取資料。最後Fine\_Out透過Fine Code Converter轉換成Fine\_Code，Fine\_Code與Counter\_Based TDC產生的Coarse\_Code經由TDC Code Calculator得到TDC\_Code。



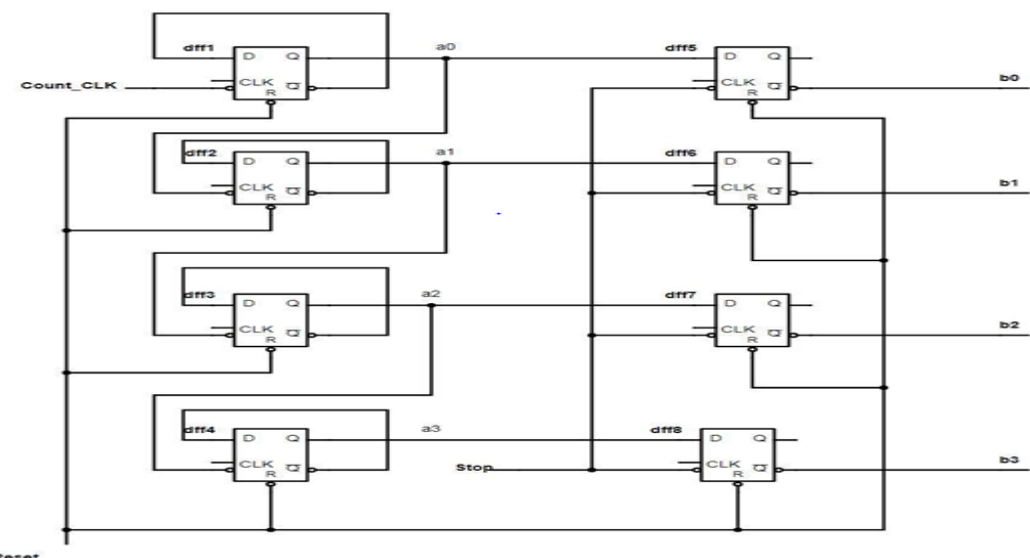
圖九、Cscope波形測試



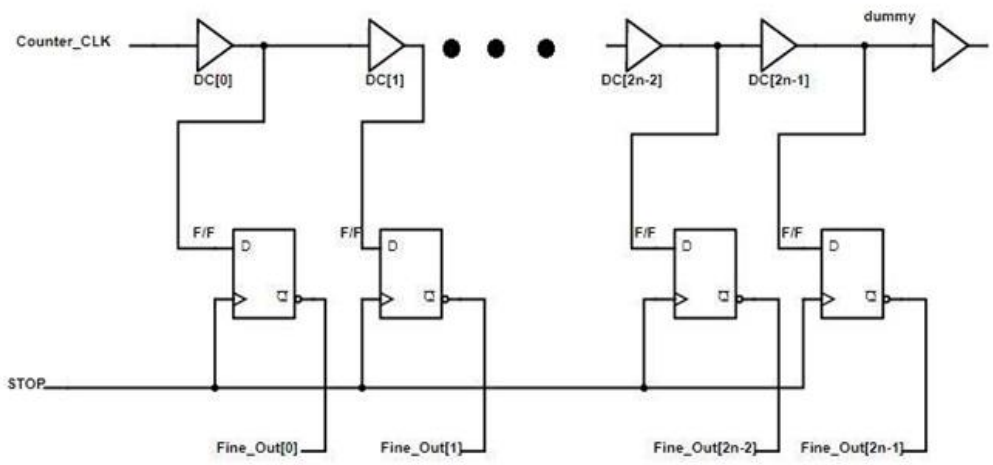
圖三 內部架構



圖四、Counter Clock Generator



圖五、大單位量測階段



圖六、小單位量測階段

### 開發環境

• 本專題的系統架構利用Xmanager工作站來進行Hspice模擬，是一種用於電路描述與模擬的語言與模擬器軟體，用於檢測電路的連接和功能的完整性，以及用於預測電路的行為。並且利用Cosmos Cscope跑出模擬波形，來檢測電路是否達到我們效果。

### 結論

- 本專題研究利用Hspice模擬TDC電路來達到高解析和更廣的解析範圍特性，其包括了在生醫方面癌症的診斷和積體電路上的應用。
- 在此專題中，學習到有關於數位電路的相關知識，也學習到TDC的設計與實踐，最後也發現現有電路的問題，期望之後能改善其問題。
- 考慮到更多其他因素問題，例如在其他的環境參數下模擬電路，測試是否能更加精確的測量時間，進一步增加應用範圍，讓此TDC電路更加完整。



2017 輔仁大學電機工程學系  
大學部專題成果展

